

Pipeline Hazard

Leonardo Bizzoni

June 7, 2023

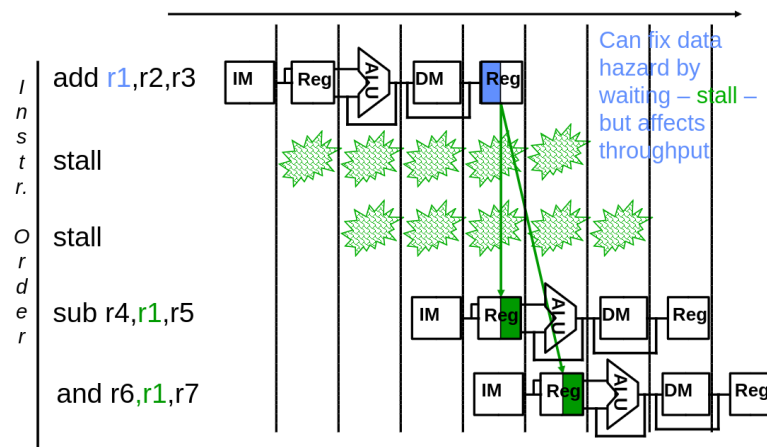
Gli hazard sono degli errori che si possono verificare durante l'esecuzione di 2 o più istruzioni in contemporanea. Vengono classificati in 3 tipi:

- **Structural hazards:** tentato duplice utilizzo della stessa risorsa hardware.
- **Control hazards:** tentata esecuzione di una branch prima della valutazione della sua condizione.
Esempio: *beq ...; lw ...* l'operazione di load viene eseguita prima della branch.
- **Data hazards:** tentato utilizzo di un dato prima che esso sia pronto.
Esempio: *add \$t0, ...; sub \$t0, ...;* nell'istruzione di sub il registro \$t0 è pronto alla lettura

Noi ci concentreremo solo sui data hazard.

Per risolvere il problema degli hazard ci sono 3 strategie:

- aspettare il termine dell'istruzione che potrebbe creare problemi



- effettuare lettura e scrittura su 2 edge diversi dello stesso ciclo di clock (scrittura su rising-edge e lettura su falling-edge)
- propagare il risultato di un'operazione in ALU alle altre istruzioni (tramite multiplexor in input) se lo necessitano prima che esso venga effettivamente scritto in memoria

