

Elementi di memorizzazione complessi

Leonardo Bizzoni

May 1, 2023

Registri e Register file sono elementi di memoria basilari che vengono poi utilizzati per costruire elementi più complessi.

Per memorizzare dati strutturati e codice di programma si ha la necessità di memorie più grandi come la **Random Access Memory (RAM)**.

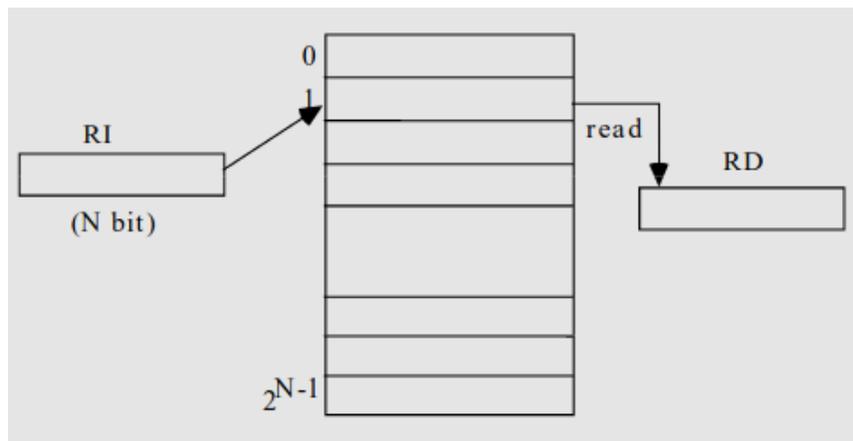
1 RAM

La RAM o **memoria principale** è una memoria esterna al processore, di grandi dimensioni ma più lenta della memoria dei registri.

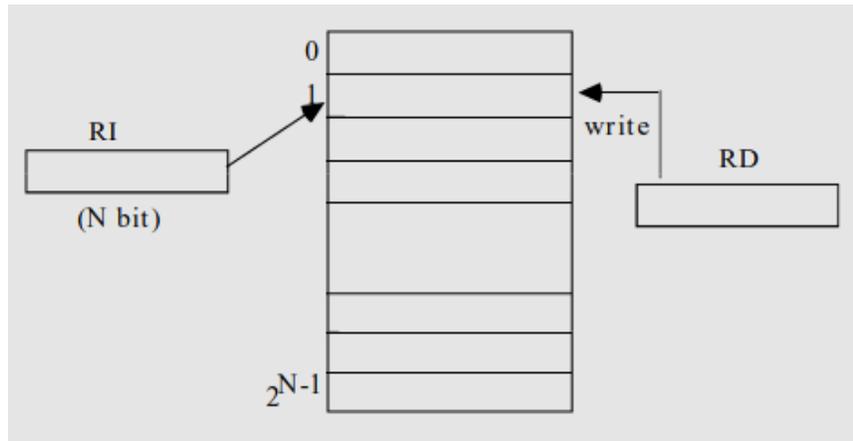
La RAM è formata da un array di celle ogniuna da 1B, indicizzata tramite un **indirizzo** e dotata di operazioni di lettura e scrittura.

L'indirizzamento è l'attività con cui l'elaboratore seleziona una particolare cella di memoria utilizzando un **registro indirizzi RI**.

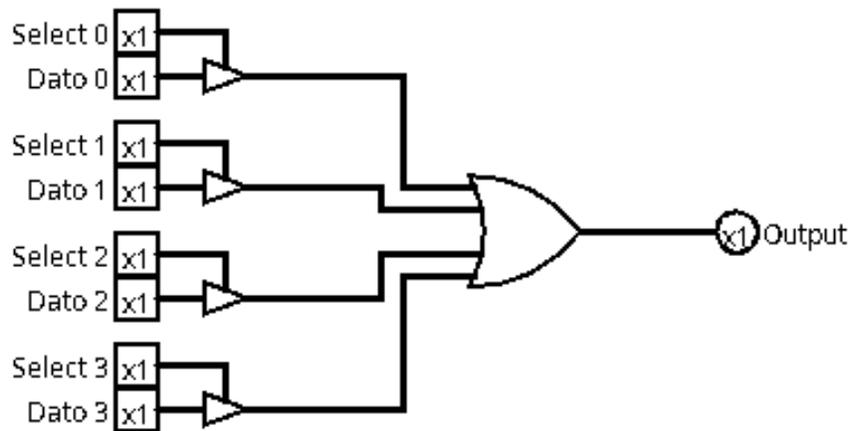
Durante l'operazione di **lettura** il contenuto della cella di memoria indirizzata dal registro indirizzi viene **copiato** nel **registro dati RD**.



Durante l'operazione di **scrittura** il contenuto del **RD** viene **copiato** nella cella di memoria indirizzata dal **RI**.



A causa dell'elevata capienza della RAM non è pratico utilizzare dei decoder per selezionare il registro di scrittura e dei multiplexer per selezionare il registro di lettura. Per evitare il multiplexer in uscita si utilizza una linea di bit condivisa, tramite OR, da tutti gli elementi di memoria ed il collegamento avviene tramite un buffer.

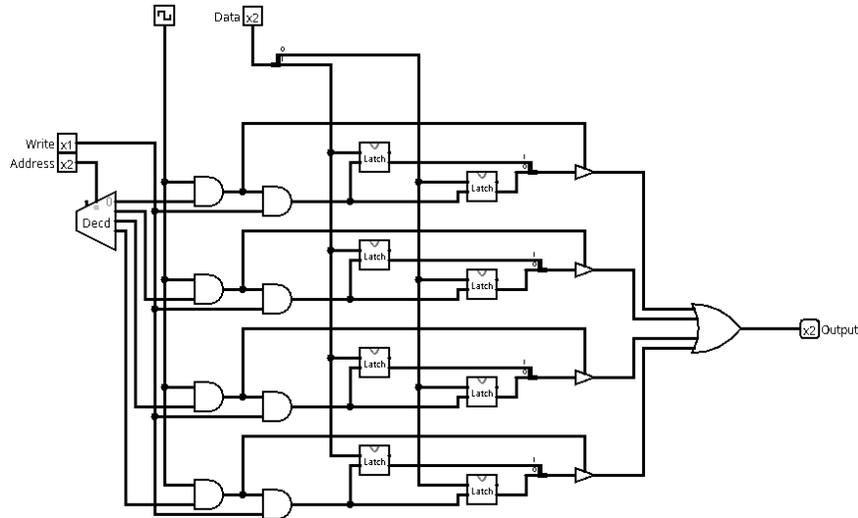


2 Static Random Access Memory SRAM

Un tipo di RAM più veloce e costosa ma meno capiente che viene implementata utilizzando una matrice di latch $H * W$, dove:

- H **altezza** rappresenta il numero di celle indirizzabili.
- W **ampiezza** rappresenta il numero di latch per ogni cella.

Con questo tipo di RAM non è possibile leggere e scrivere contemporaneamente come per il register file.



3 Dynamic Random Access Memory DRAM

Un tipo di RAM più capiente e meno costosa ma lenta dove ogni bit viene memorizzato tramite un **condensatore** ed un solo **transistor** per bit.

4 Synchronous SRAM e DRAM

Versione sincrona di SRAM e DRAM.

Per diminuire la complessità dei decoder è opportuno dividere gli indirizzi in 2 blocchi:

- **parte alta** (*primi bit*) per specificare la riga
- **parte bassa** (*ultimi bit*) per specificare la colonna

Questa suddivisione permette la lettura di un'intera riga della memoria molto rapidamente (**burst**).